

W601 芯片规格书

V1.0.0

文档历史

版本	完成日期	修订记录	作者	审核	批准
V1.0.0	2018-10-11	创建	Ray		

联盛德微电子

目录

1	特征	1
2	概述	4
3	芯片特点	4
4	芯片结构	4
5	功能描述	4
5.1	SDIO 设备控制器	4
5.2	高速 SPI 设备控制器	5
5.3	DMA 控制器	5
5.4	时钟与复位	5
5.5	内存管理器	5
5.6	数字基带	5
5.7	MAC 控制器	6
5.8	安全系统	6
5.9	FLASH 控制器	6
5.10	RSA 加密模块	7
5.11	通用硬件加密模块	7
5.12	I ² C 控制器	7
5.13	SAR ADC	7
5.14	主/从 SPI 控制器	7
5.15	UART 控制器	8
5.16	GPIO 控制器	8
5.17	定时器	8
5.18	看门狗控制器	8
5.19	射频配置器	8
5.20	射频收发器	8
5.21	PWM 控制器	9
5.22	I ² S 控制器	9

5.23	7816/UART 控制器.....	9
5.24	LCD 控制器.....	10
6	管脚定义.....	11
7	电气特性.....	14
7.1	极限参数.....	14
7.2	射频功耗参数.....	14
7.3	Wi-Fi 射频.....	14
8	封装信息.....	16

联盛德微电子

1 特征

- 芯片外观

- QFN68 封装, 7mm x 7mm

- 芯片集成度

- 集成 32 位嵌入式 Cortex-M3 处理器, 工作频率 80MHz;
- 集成 288KB 数据存储器;
- 集成 1MB FLASH;
- 集成 8 通道 DMA 控制器, 支持任意通道分配给硬件使用或是软件使用, 支持 16 个硬件申请, 支持软件链表管理;
- 集成 2.4G 射频收发器, 满足 IEEE802.11 规范;
- 集成 PA/LNA/TR-Switch;
- 集成 10 比特差分 ADC/DAC;
- 集成 32.768KHz 时钟振荡器;
- 集成电压检测电路;
- 集成 LDO;
- 集成电源控制电路;
- 集成上电复位电路;
- 集成通用加密硬件加速器, 支持 PRNG/SHA1/MD5/RC4/DES/3DES/AES/CRC/RSA 等多种加解密协议。

- 芯片接口

- 集成 1 个 SDIO2.0 Device 控制器, 支持 SDIO1 位/4 位/SPI 三种操作模式; 工作时钟范围 0~50MHz;
- 集成 2 个 UART 接口, 支持 RTS/CTS, 波特率范围 1200bps~2Mbps;
- 集成 1 个高速 SPI 设备控制器, 工作时钟范围 0~50MHz;
- 集成 1 个 SPI 主/从接口, 主设备工作频率支持 20Mbps, 从设备支持 6Mbps 数据传输速率;

- 集成一个 I²C 控制器, 支持 100/400Kbps 速率;
- 集成 GPIO 控制器;
- 集成 PWM 控制器, 支持 5 路 PWM 单独输出或者 2 路 PWM 输入。最高输出频率 20MHz, 最高输入频率 20MHz;
- 集成双工 I²S 控制器, 支持 32KHz 到 192KHz I²S 接口编解码;
- 集成 7816 接口, 支持 ISO-7816-3 T=0/1 模式, 支持 EVM2000 规范, 并兼容串口功能;
- 集成 LCD 控制器, 支持 8x16/4x20 接口, 支持 2.7V~3.6V 电压输出。

- 协议与功能

- 支持 GB15629.11-2006、IEEE802.11 b/g/n/e/i/d/k/r/s/w;
- 支持 WAPI2.0;
- 支持 Wi-Fi WMM/WMM-PS/WPA/WPA2/WPS;
- 支持 Wi-Fi Direct;
- 支持 EDCA 信道接入方式;
- 支持 20/40M 带宽工作模式;
- 支持 STBC、GreenField、Short-GI、支持反向传输;
- 支持 RIFS 帧间隔;
- 支持 AMPDU、AMSDU;
- 支持 IEEE802.11n MCS 0~7、MCS32 物理层传输速率档位, 传输速率最高到 150Mbps;
- 2/5.5/11Mbps 速率发送时支持 Short Preamble;

- 支持 HT-immediate Compressed Block Ack、Normal Ack、No Ack 应答方式;
- 支持 CTS to self;
- 支持 AP 功能;
- 支持作为 AP 和 STA 同时使用;
- 在 BSS 网络中, 支持多个组播网络, 并且支持各个组播网络加密方式不同, 最多可以支持总和为 32 个的组播网络和入网 STA 加密;
- BSS 网络支持作为 AP 使用时, 支持站点与组的总和为 32 个, IBSS 网络中支持 16 个站点;
- 接收灵敏度:
 - 20MHz MCS7@-71dBm;
 - 40MHz MCS7@-68dBm;
 - 54Mbps@-73dBm;
 - 11Mbps@-86dBm;
 - 1Mbps@-95dBm;
- 允许的载波频率偏差: 50ppm;
- 允许的采样频率偏差: 50ppm;
- 支持不同加密模式 STA 通信;
- 支持多种不同的接收帧过滤选项;
- 支持监听功能。
- 供电与功耗
 - 3.3V 单电源供电;
 - 支持 PS-Po11、U-APSD 功耗管理;
 - SoC 芯片待机电流小于 10uA。

2 概述

W601 Wi-Fi MCU 芯片是一款支持多功能接口的 SoC 芯片。可作为主控芯片应用于智能家电、智能家居、智能玩具、医疗监护、工业控制等物联网领域。

3 芯片特点

该 SoC 芯片集成 Cortex-M3 内核，内置 Flash，支持 SDIO、SPI、UART、GPIO、I²C、PWM、I²S、7816、LCD、ADC 等接口，支持多种硬件加解密协议，如 PRNG/SHA1/MD5/RC4/DES/3DES/AES/CRC/RSA 等；集成射频收发前端 RF Transceiver，PA 功率放大器，基带处理器/媒体访问控制。

4 芯片结构

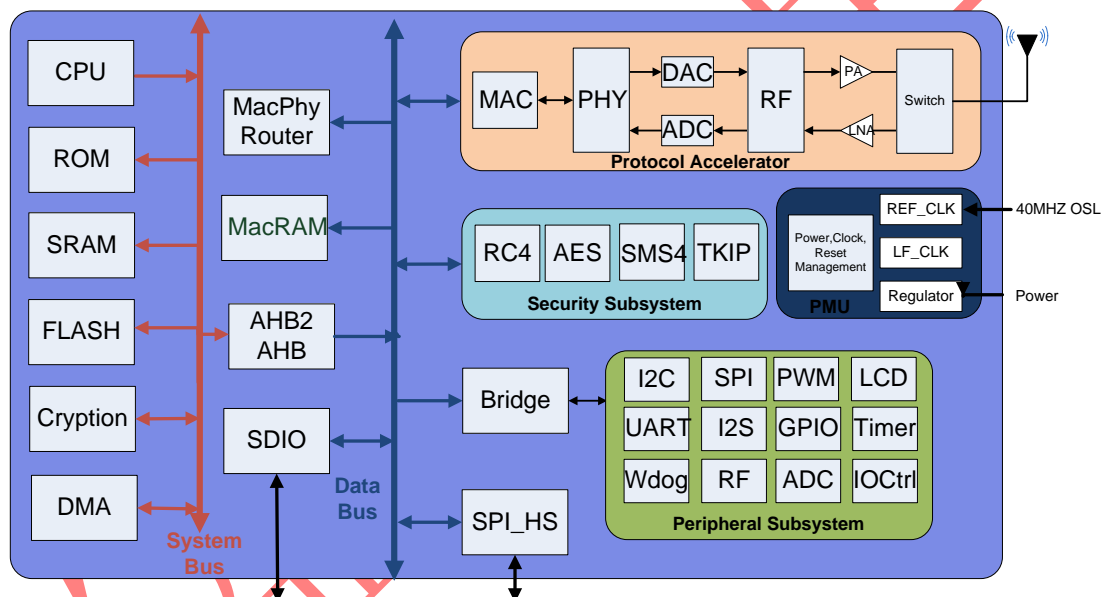


图 4-1 W601 芯片结构图

5 功能描述

5.1 SDIO 设备控制器

SDIO2.0 设备端接口，完成与主机数据的交互。内部集成 1024Byte 的异步 FIFO，完成主机与芯片的数据交互。

- 兼容 SDIO 卡规范 2.0
- 支持主机速率 0~50MHz

- 支持最大 1024 字节的 Block
- 支持软复位功能
- 支持 SPI、1 比特 SD 和 4 比特 SD 模式

5.2 高速 SPI 设备控制器

兼容通用 SPI 物理层协议，通过约定与主机交互的数据格式，主机对设备的高速访问，最高支持工作频率为 50Mbps。

- 兼容通用 SPI 协议
- 可选择的电平中断信号
- 最高支持 50Mbps 速率
- 简单的帧格式，全硬件解析与 DMA

5.3 DMA 控制器

最多支持 8 通道，16 个 DMA 请求源，支持链表结构与寄存器控制

- Amba2.0 标准总线接口，8 路 DMA 通道
- 支持基于存储器链表结构的 DMA 操作
- 软件配置 16 个硬件请求源
- 支持 1, 4-burst 操作模式
- 支持 byte、half-word, word 操作
- 源、目的地址不变或顺序递增可配置或在预定义地址范围内循环操作
- 同步 DMA 请求和 DMA 响应硬件接口时序

5.4 时钟与复位

支持芯片时钟和复位系统的控制，时钟控制包括时钟变频，时钟关断以及自适应门控；复位控制包括系统以及子模块的软复位控制。

5.5 内存管理器

支持发送接收缓存大小的配置，以及 MAC 访问缓存的基址，缓存个数，帧聚合上限等控制信息。

5.6 数字基带

支持 IEEE802.11a/b/g/e/n (1T1R) 发射和接收机算法实现，主要参数：

- 数据速率：1~54Mbps (802.11a/b/g)， 6.5~150Mbps(802.11n)
- MCS 格式：MCS0~MCS7, MCS32(40MHz HT Duplicate 模式)
- 支持 40MHz 带宽 non-HT Duplicate 模式，6M~54M
- 信号带宽：20MHz, 40MHz

- 调制方式: DSSS(DBPSK,DQPSK,CCK)和 OFDM(BPSK,QPSK,16QAM,64QAM)
- 实现 1T1R 的 MIMO-OFDM spatial multiplexing
- 支持 Short GI 模式
- 支持 legacy 模式与 Mixed 模式
- 支持 40MHz 带宽下对 20M 上下边带信号的发射接收
- 支持 MCS0~7、32 的 STBC 接收
- 支持 Green Field 模式

5.7 MAC 控制器

支持 IEEE802.11a/b/g/e/n MAC 子层的协议控制, 具体规格包括:

- 支持 EDCA 信道接入方式
- 支持 CSMA/CA, NAV 与 TXOP 保护机制
- Beacon、Mng、VO、VI、BE、BK 五路发送队列与 QoS
- 支持单、广组波帧接收发送
- 支持 RTS/CTS, CTS2SELF, Normal ACK, No ACK 帧序列
- 支持重传机制以及重传速率和功率控制
- 支持 MPDU 硬件聚合解聚合与 Immediate BlockAck 模式
- 支持 RIFS, SIFS, AIFS
- 支持反向传输机制
- 支持 TSF 计时, 并且软件可配置
- 支持 MIB 统计信息

5.8 安全系统

支持 IEEE802.11a/b/g/e/n 协议规定的安全算法, 配合完成发送接收数据帧的加解密。

- 满足加解密吞吐率大于 150Mbps
- Amba2.0 标准总线接口
- 支持 WAPI 安全模式 2.0
- 支持 WEP 安全模式-64 位加密
- 支持 WEP 安全模式-128 位加密
- 支持 TKIP 安全模式
- 支持 CCMP 安全模式

5.9 FLASH 控制器

- 提供总线访问 FLASH 接口

- 提供系统总线 and 数据总线访问仲裁
- 实现 CACHE 缓存系统提高 FLASH 接口访问速度
- 提供对不同 QFlash 的兼容性

5.10 RSA 加密模块

RSA 运算硬件协处理器，提供 Montgomery(FIOS 算法)模乘运算功能。配合 RSA 软件库实现 RSA 算法。支持 128 位到 2048 位模乘。

5.11 通用硬件加密模块

加密模块自动完成指定长度的源地址空间数据的加密，完成后自动将加密数据回写到指定的目的地址空间；支持 PRNG/SHA1/MD5/RC4/DES/3DES/AES/CRC/RSA。

5.12 I²C 控制器

APB 总线协议标准接口，只支持主设备控制器，I²C 工作频率支持可配，100K—400K。

5.13 SAR ADC

基于 SAR ADC 的采集模块，完成最多 8 路模拟信号的采集，采样频率通过外部输入时钟控制。

- 最多支持 8 路数据采集
- 支持 DMA 模块用于数据缓冲；因为 ADC 采集的数据是半字，DMA 操作应使用半字模式
- 支持中断交互模式
- 支持采集数据与输入数据比较功能
- 采集数据前，比较器失调校准和 Main DAC 校准可配置
- 最高采样频率 10MHz

5.14 主/从 SPI 控制器

支持同步的 SPI 主从功能。其工作时钟为系统内部总线时钟。其特点如下：

- 发送和接收通路各有 8 个字深度的 FIFO
- master 支持 Motorola SPI 的 4 种格式 (CPOL, CPHA), TI 时序, macrowire 时序
- slave 支持支持 Motorola SPI 的 4 种格式 (CPOL, CPHA)
- 支持全双工和半双工
- 主设备支持 bit 传输，最大支持 65535bit 传输

- 从设备支持各种长度 byte 的传输模式
- 从设备输入的 SPI_Clk 最大时钟频率为系统时钟的 1/6

5.15 UART 控制器

- 设备端符合 APB 总线接口协议
- 支持中断或轮询工作方式
- 支持 DMA 传输模式，发送接收各存在 32-byte FIFO
- 波特率可编程
- 5-8bit 数据长度，以及 parity 极性可配置
- 1 或 2 个 stop 位可配置
- 支持 RTS/CTS 流控
- 支持 Break 帧发送与接收
- Overrun, parity error, frame error, rx break frame 中断指示
- 最大 16-burst byte DMA 操作

5.16 GPIO 控制器

48 位可配置的 GPIO、软件控制的输入输出、硬件控制的输入输出、可配置中断方式。
GPIOA 和 GPIOB 寄存器起始地址不同，但是功能一致。

5.17 定时器

微秒与毫秒计时（据时钟频率配置计数个数），实现六个可配置的 32 位计数器，当相应计算器配置的计数完成时，产生相应中断。

5.18 看门狗控制器

支持“看门狗”功能。观察软件运行的正确性及允许系统崩溃后进行全局复位。“看门狗”产生一个周期性的中断，系统软件必须响应这个中断，并清除中断标志；若由于系统崩溃中断标志很长时间没有被清除，则产生一个硬复位进行系统的全局复位。

5.19 射频配置器

实现了同步的 SPI 主功能。其工作时钟为系统内部总线时钟。其特点如下：

- 发送和接收通路各有 1 个字深度的 FIFO

5.20 射频收发器

- 射频收发器部分包括功率放大器、发射通路、接收通路、锁相环以及 SPI 在内的模块。通过调整控制端口 SHDN, RXEN 和 TXEN 来改变芯片工作状态
- 接收通路采用了零中频结构，直接将射频信号转换为基带 I、Q 两路输出。射频前端工作在 2.4GHz，包含低噪放和正交混频器；基带由低通滤波器和可变增益放大器组成，实现信道滤波和增益控制；

驱动放大器为 ADC 接口提供不同的直流输出

- 发射通路包含：可编程控制滤波器，上变频混频器，可变增益放大器和功放，发射通路也采用直接变频结构。DAC 的输出信号经过低通滤波器，滤掉镜像频率及带外噪声。PA 输出是差分输出驱动片外天线

5.21 PWM 控制器

- 5 通道 PWM 信号生成功能
- 2 通道输入信号捕获功能（PWM0 和 PWM4 两个通路）
- 频率范围：3Hz~160KHz
- 占空比最大精度：1/256，插入死区的计数器宽度：8bit

5.22 I²S 控制器

- 支持 AMBA APB 总线接口，32bit single 读写操作
- 支持主，从模式，可以双工工作
- 支持 8/16/24/32 位宽，最高采样频率为 128KHz
- 支持单声道和立体声模式
- 兼容 I²S 和 MSB justified 数据格式，兼容 PCM A/B 格式
- 支持 DMA 请求读写操作。只支持按字操作

5.23 7816/UART 控制器

- 设备端符合 APB 总线接口协议
 - 支持中断或轮询工作方式
 - 支持 DMA 传输模式，发送接收各存在 32-byte FIFO
 - DMA 只能按字节进行操作，最大 16-burst byte DMA 操作
- 兼容 UART 以及 7816 接口功能
- 串口功能：
- 波特率可编程
 - 5-8bit 数据长度，以及 parity 极性可配置
 - 1 或 2 个 stop 位可配置
 - 支持 RTS/CTS 流控
 - 支持 Break 帧发送与接收
 - Overrun, parity error, frame error, rx break frame 中断指示

7816 接口功能：

- 兼容 ISO-7816-3 T=0, T=1 模式
- 兼容 EVM2000 协议
- 可配置 guard time (11 ETU-267 ETU)
- 正向/反向约定可软件配置
- 支持发送/接收奇偶校验及重传功能
- 支持 0.5 和 1.5 停止位配置

5.24 LCD 控制器

- 支持最大 8 COM x 16SEG 或者 4 COM x 20SEG 的 COM/SEG 类型 LCD 屏
- 支持 Static、1/2、1/3、1/4、1/5、1/6、1/7、1/8 duty 刷新模式
- 支持 Static、1/2、1/3、1/4 bias 偏置电压
- LCD 刷新频率可以动态配置
- IO 口支持 24mA 驱动能力
- 支持 SPI 接口字符型 LCD 显示屏

联盛德微电子

6 管脚定义

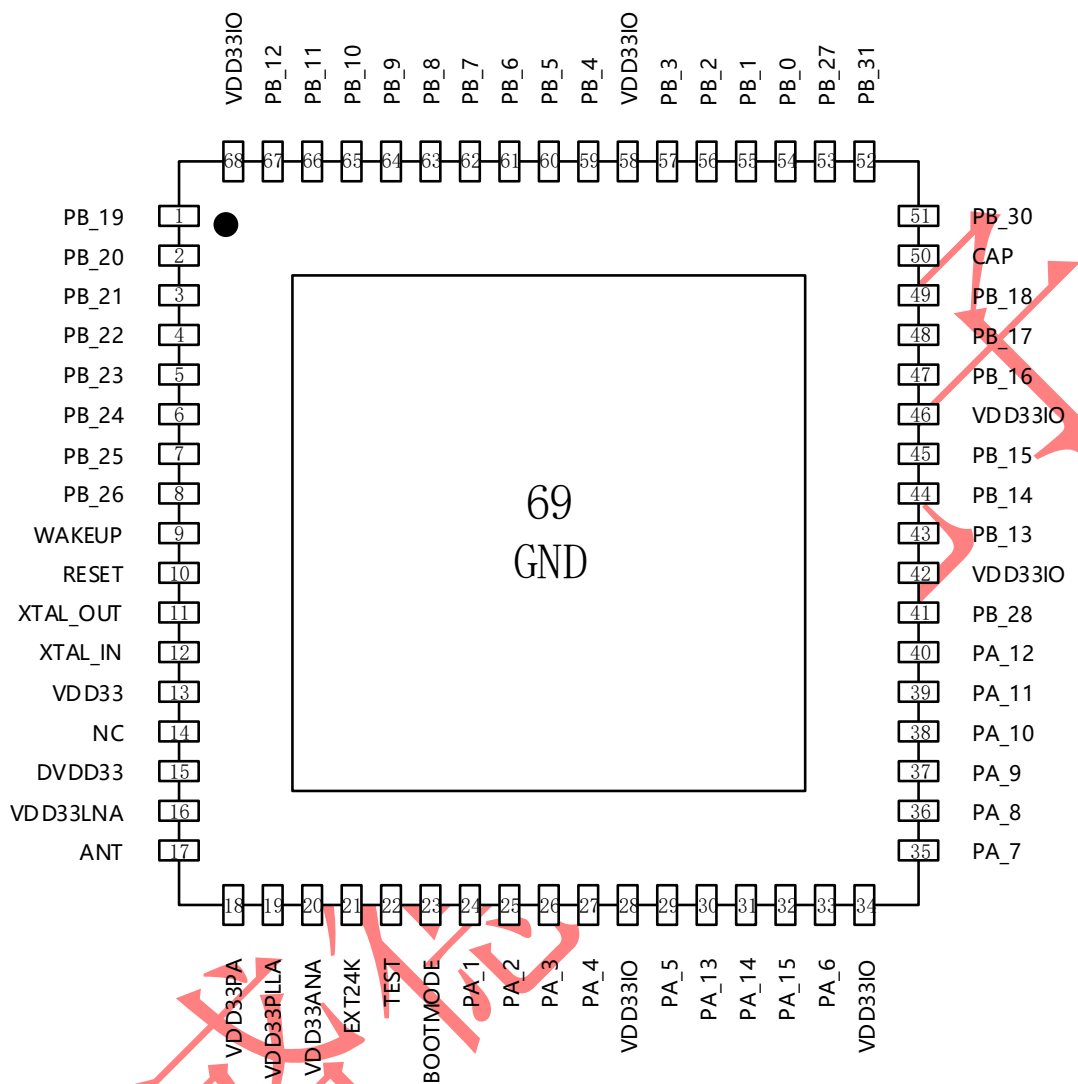


图 6-1 管脚布局图 (QFN68)

表 6-1 管脚分配定义 (QFN68)

编号	名称	类型	复位后管脚功能	复用功能
1	PB_19	I/O	PWM_1	UART2_RX、SAR-ADC1、GPIOPB_19
2	PB_20	I/O	PWM_2	UART2_TX、SIM_DATA、SAR-ADC2、GPIOPB_20
3	PB_21	I/O	PWM_3	UART2_RTS、SIM_CLK、I ² C_SCL、SAR-ADC3、GPIOPB_21
4	PB_22	I/O	PWM_4	UART2_CTS、I ² C_DAT、SAR-ADC4、GPIOPB_22
5	PB_23	I/O	PWM_5	UART0_CTS、SAR-ADC5、GPIOPB_23
6	PB_24	I/O	PWM_BREAK	UART0_RTS、SAR-ADC6、GPIOPB_24
7	PB_25	I/O	UART0_RX	SAR-ADC7、GPIOPB_25

8	PB_26	I/O	UART0_TX	SAR-ADC8、GPIOB_26
9	WAKEUP	I	WAKEUP 唤醒功能	
10	RESET	I	RESET 复位	
11	XTAL_OUT	O	外部晶振输出	
12	XTAL_IN	I	外部晶振输入	
13	VDD33	P	芯片电源, 3.3V	
14	NC		无需联接	
15	DVDD33	P	数字电路电源, 3.3V	
16	VDD33LNA	P	LNA 电源, 3.3V	
17	ANT	I/O	射频天线	
18	VDD33PA	P	PA 电源, 3.3V	
19	VDD33PLLA	P	PLL 电源, 3.3V	
20	VDD33ANA	P	模拟电源, 3.3V	
21	EXT24K	I	串联 24K Ω \pm 1%精度电阻到地	
22	TEST	I	测试功能配置管脚	
23	BOOTMODE	I/O	BOOTMODE	UART2_RX、PWM_1、LCD_SEG0、GPIOA_0
24	PA_1	I/O	UART2_TX	SIM_DATA、PWM_2、SPI(M/S)_CK、LCD_SEG1、GPIOA_1
25	PA_2	I/O	UART2_RTS	SIM_CLK、PWM_3、SPI(M/S)_CS、I ² S_M_MCLK、LCD_SEG2、GPIOA_2
26	PA_3	I/O	UART2_CTS	PWM_4、SPI(M/S)_DI、I ² S_M_SDA、LCD_SEG3、GPIOA_3
27	PA_4	I/O	UART0_TX	PWM_5、SPI(M/S)_DO、I ² S_M_SCL、LCD_SEG4、GPIOA_4
28	VDD33IO	P	IO 电源, 3.3V	
29	PA_5	I/O	UART0_RX	PWM_1、SPI(M/S)_DI、I ² S_M_EXTCLK、LCD_SEG5、GPIOA_5
30	PA_13	I/O	UART0_RTS	I ² S_M_RL、LCD_SEG6、GPIOA_13
31	PA_14	I/O	UART0_CTS	I ² S_S_SDA、LCD_SEG7、GPIOA_14
32	PA_15	I/O	I ² C_DAT	I ² S_S_SCL、LCD_SEG8、GPIOA_15
33	PA_6	I/O	I ² C_SCL	I ² S_S_RL、SDIO_CMD、LCD_SEG9、GPIOA_6
34	VDD33IO	P	IO 电源, 3.3V	
35	PA_7	I/O	I ² S_M_SDA	PWM_2、I ² C_DAT、LCD_SEG10、GPIOA_7
36	PA_8	I/O	I ² S_M_SCL	PWM_3、UART0_TX、I ² C_SCL、LCD_SEG11、GPIOA_8
37	PA_9	I/O	I ² S_M_RL	PWM_4、UART0_RX、SPI(M/S)-DO、LCD_SEG12、GPIOA_9
38	PA_10	I/O	I ² S_S_SDA	PWM_5、UART2_RX、SPI(M/S)-DI、LCD_SEG13、GPIOA_10

39	PA_11	I/O	I ² S_S_SCL	PWM_BREAK、UART2_TX、SIM_DATA、SPI(M/S)-CK、LCD_SEG14、GPIOA_11
40	PA_12	I/O	I ² S_S_RL	UART2_RTS、SIM_CLK、SPI(M/S)-CS、LCD_SEG15、GPIOA_12
41	PB_28	I/O	I ² S_M_MCLK	UART2_CTS、LCD_COM0、GPIOB_28
42	VDD33I0	P	IO 电源, 3.3V	
43	PB_13	I/O	PWM_2	I ² S_SCL、SDIO_CMD、GPIOB_13
44	PB_14	I/O	H_SPI_INT	PWM_5、I ² C_DAT、I ² S_S_SDA、GPIOB_14
45	PB_15	I/O	H_SPI_CS	PWM_4、SPI(M/S)_CS、I ² S_S_SCL、GPIOB_15
46	VDD33I0	P	IO 电源, 3.3V	
47	PB_16	I/O	H_SPI_CK	PWM_3、SPI(M/S)_CK、I ² S_S_RL、GPIOB_16
48	PB_17	I/O	H_SPI_DI	PWM_2、SPI(M/S)_DI、UART1_RX、GPIOB_17
49	PB_18	I/O	H_SPI_DO	PWM_1、SPI(M/S)_DO、UART1_TX、GPIOB_18
50	CAP	I	外接电容, 1μF	
51	PB_30	I/O	UART2_RX	PWM_1、GPIOB_30
52	PB_31	I/O	I ² S_M_MCLK	GPIOB_31
53	PB_27	I/O	SPI(M/S)-CK	LCD_COM1、GPIOB_27
54	PB_0	I/O	SPI(M/S)-CS	UART2_CTS、PWM_BREAK、LCD_COM2、GPIOB_0
55	PB_1	I/O	SPI(M/S)-DI	UART2_RTS、SIM_CLK、PWM_5、LCD_COM3、GPIOB_1
56	PB_2	I/O	SPI(M/S)-DO	UART2_TX、SIM_DATA、PWM_4、LCD_COM4、GPIOB_2
57	PB_3	I/O	JTAG_TRST	UART2_RX、PWM_3、I ² S_S_SDA、LCD_COM5、GPIOB_3
58	VDD33I0	P	IO 电源, 3.3V	
59	PB_4	I/O	JTAG_TDO	UART0_RTS、PWM_2、I ² S_S_SCL、LCD_COM6、GPIOB_4
60	PB_5	I/O	JTAG_TDI	UART0_CTS、PWM_1、I ² S_S_RL、LCD_COM7、GPIOB_5
61	PB_6	I/O	Reserved	SWDAT、UART0_RX、PWM_4、SIM_CLK、GPIOB_6
62	PB_7	I/O	Reserved	SWCK、UART0_TX、SDIO_CMD、SPI(M/S)_CS、GPIOB_7
63	PB_8	I/O	PWM_5	H_SPI_CK、SDIO_CK、I ² S_M_SCL、GPIOB_8
64	PB_9	I/O	UART1_CTS	H_SPI_INT、SDIO_DAT0、I ² S_M_SDA、GPIOB_9
65	PB_10	I/O	UART1_RTS	H_SPI_CS、SDIO_DAT1、I ² S_M_RL、GPIOB_10
66	PB_11	I/O	UART1_RX	H_SPI_DI、SDIO_DAT2、I ² C_SCL、GPIOB_11
67	PB_12	I/O	UART1_TX	H_SPI_DO、SDIO_DAT3、I ² C_DAT、GPIOB_12
68	VDD33I0	P	IO 电源, 3.3V	
69	GND	P	接地	

注：1. I = 输入, 0 = 输出, P = 电源

7 电气特性

7.1 极限参数

表 7-1 极限参数

参数	名称	最小值	典型值	最大值	单位
供电电压	VDD	3.0	3.3	3.6	V
输入逻辑电平低	V _{IL}	-0.3		0.8	V
输入逻辑电平高	V _{IH}	2.0		VDD+0.3	V
输入引脚电容	C _{pad}			2	pF
输出逻辑电平低	V _{OL}			0.4	V
输出逻辑电平高	V _{OH}	2.4			V
输出最大驱动能力	I _{MAX}			24	mA
存储温度范围	T _{STR}	-40℃		+125℃	℃
工作温度范围	T _{OPR}	-40℃		+85℃	℃

7.2 射频功耗参数

表 7-2 射频功耗参数

模式	典型值	单位
发送 IEEE802.11b, CCK 11Mbps, POUT = +19 dBm	230	mA
发送 IEEE802.11g, OFDM 54Mbps, POUT = +13.5 dBm	210	mA
发送 IEEE802.11n, OFDM MCS7, POUT = +12dBm	210	mA
接收 IEEE802.11b/g/n	100-110	mA

7.3 Wi-Fi 射频

Wi-Fi 射频参数

参数	典型值	单位
输入频率	2.4GHz~2.4835MHz	
输出功率		
72.2 Mbps PA 输出功率	12	dBm
11b 模式 PA 输出功率	19	dBm
灵敏度		
DSSS, 1 Mbps	-95	dBm
CCK, 11 Mbps	-86	dBm
OFDM, 6 Mbps	-89	dBm

OFDM, 54 Mbps	-73	dBm
HT20, MCS0	-89	dBm
HT20, MCS7	-71	dBm
HT40, MCS0	-85	dBm
HT40, MCS7	-68	dBm
邻道抑制		
OFDM, 6 Mbps	32	dB
OFDM, 54 Mbps	15	dB
HT20, MCS0	29	dB
HT20, MCS7	10	dB

北京联盛德微电子

8 封装信息

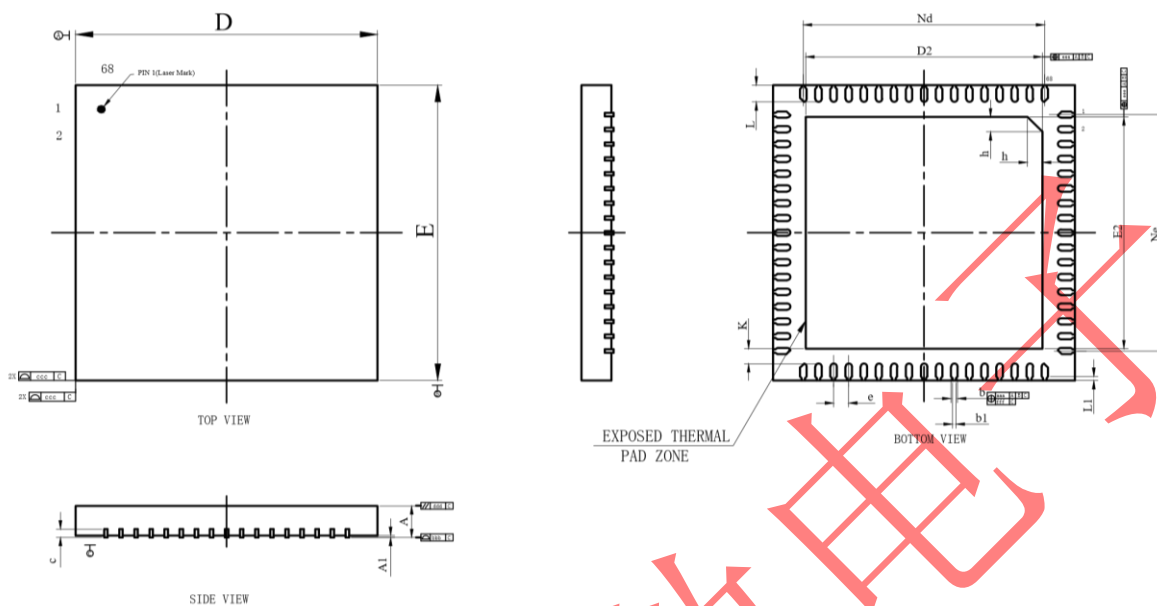


图 8-1 W601 封装参数

表 8-1 W601 封装参数表

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
	0.80	0.85	0.90
A1	—	0.02	0.05
b	0.10	0.15	0.20
b1	0.08REF		
c	0.18	0.20	0.25
D	6.90	7.00	7.10
D2	5.39	5.49	5.59
e	0.35BSC		
Nd	5.60BSC		
E	6.90	7.00	7.10
E2	5.39	5.49	5.59
Ne	5.60BSC		
L	0.35	0.40	0.45
L1	0.10REF		
K	0.20	—	—
h	0.30	0.35	0.40
aaa	0.07		
bbb	0.08		
ccc	0.10		
ddd	0.10		
eee	0.10		
fff	0.05		
L/F (mil)	232*232		